

PERCOBAAN 6

SHIFT REGISTER 1

6.1. TUJUAN :

Setelah melakukan percobaan ini mahasiswa diharapkan mampu :

- Menjelaskan prinsip kerja Shift Register secara umum
- Membuat Paralel Input Serial Output Shift Register
- Membuat Recirculating Register (Johnson Shift Counter)

6.2. PERALATAN :

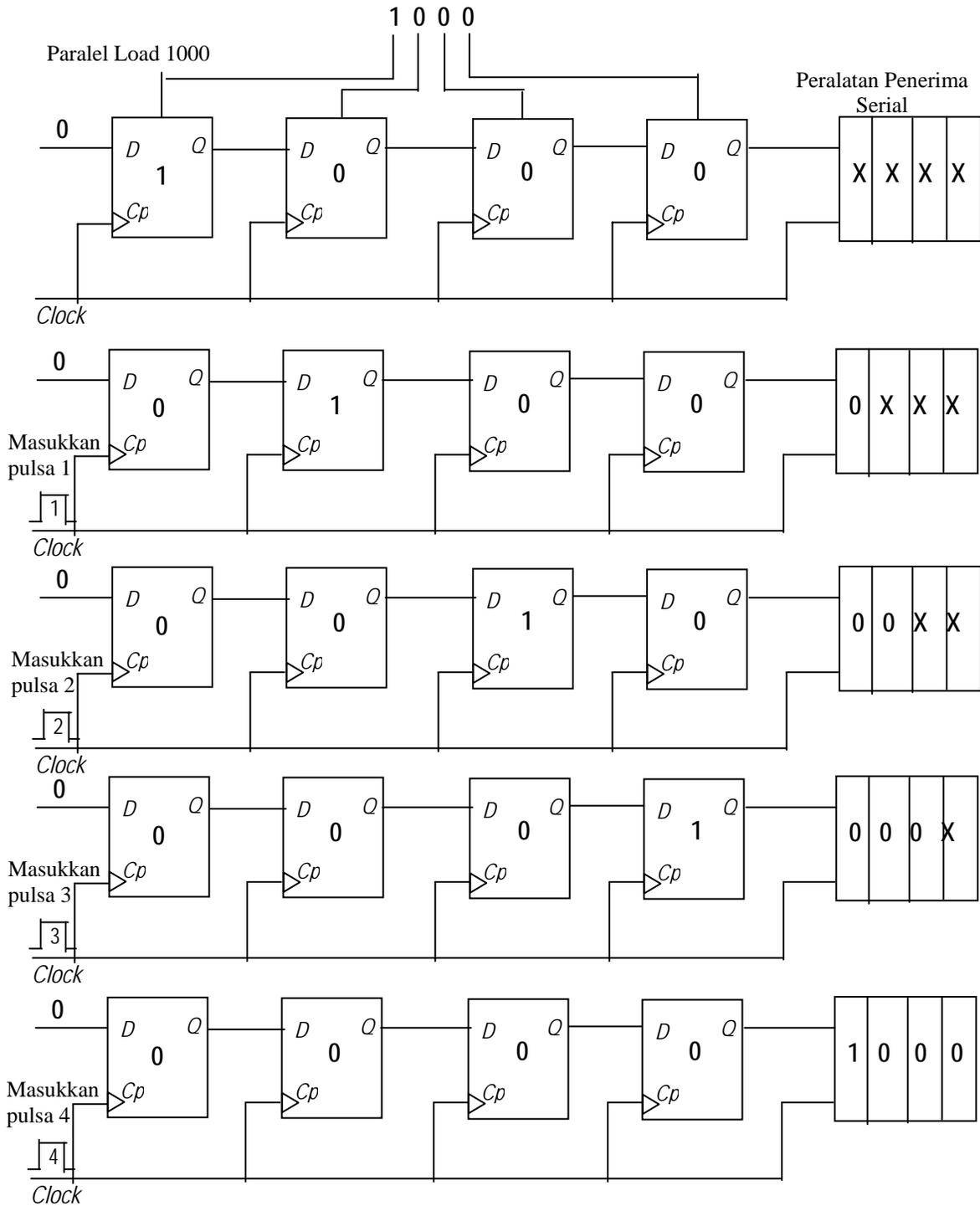
Modul ITF – 102

6.3. DASAR TEORI :

Di dalam sistim digital, register digunakan sebagai tempat menyimpan sementara sebuah grup bit data. Bit-bit data (“1” atau “0”) yang sedang berjalan di dalam sebuah sistim digital, kadang-kadang perlu dihentikan, di-copy, dipindahkan atau hanya digeser ke kiri atau ke kanan satu atau lebih posisi.

Shift Register mampu menjalankan fungsi-fungsi di atas serta menyimpan bit-bit data. Sebagian besar shift Register dapat meng-handle perpindahan secara paralel maupun serial, serta dapat mengubah dari sistim serial ke paralel atau sebaliknya.

Rangkaian dasar Shift Register dapat dibuat dari beberapa Flip-flop sejenis, yang dihubungkan seperti pada gambar 1. Gambar tersebut menunjukkan Shift Register 4-bit yang menerima 4 bit data paralel dan menggesernya 4 posisi ke kanan menuju peralatan digital yang lain. Pewaktuan dari proses penggeseran ini dilakukan oleh input clock. Pergeseran satu posisi ke kanan dilakukan setiap satu input clock.



Gambar 6.1. Shift Register 4-bit yang digunakan untuk konversi Paralel to Serial

Gambar 6.1 menjelaskan sebagai berikut : Sebuah grup terdiri dari 4 buah D Flip-flop. Langkah pertama adalah membebani register di atas dengan 1-0-0-0. “Paralel Load” berarti membebani ke-empat flip-flop dalam waktu yang bersamaan. Pembebanan diberikan melalui input S_D pada masing-masing flip-flop.

Selanjutnya, clock pertama menyebabkan seluruh bit menggeser satu posisi ke kanan, karena input dari masing-masing flip-flop mendapatkan output dari flip-flop sebelumnya. Setiap penekanan clock menyebabkan penggeseran satu posisi ke kanan. Pada pulsa ke empat, seluruh bit sudah tergeser ke peralatan penerima data serial, sesuai dengan data awal yang diberikan. Koneksi antara ke-empat flip-flop di atas bisa berupa kabel transmisi serial (serial data, clock dan ground).

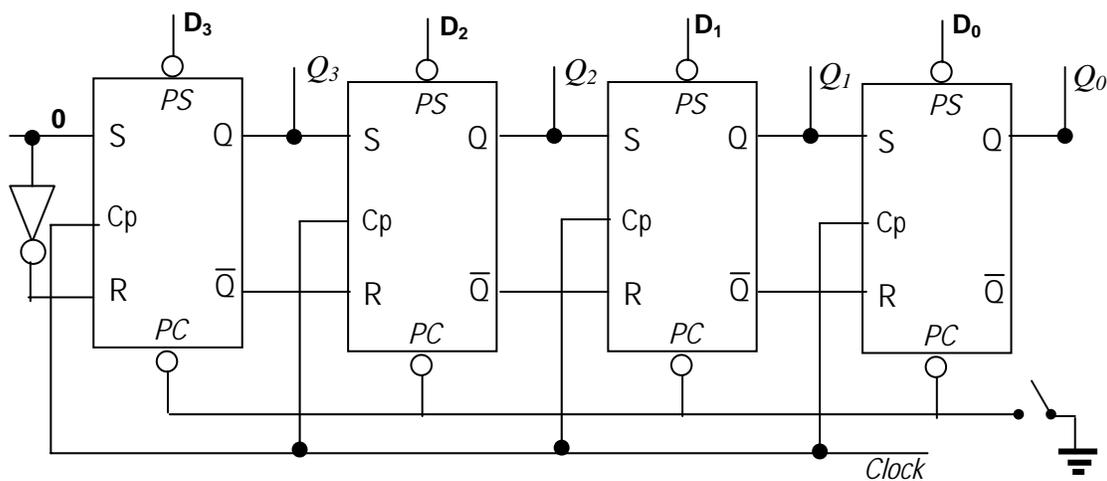
Ada 4 macam konversi yang bisa dilakukan menggunakan Shift Register, yaitu Paralel Input Paralel Output (PIPO), Serial Input Serial Output (SISO), Paralel Input Serial Output (PISO) dan Serial Input Paralel Output (SIPO). Ada pula Recirculating Register, yang menggeser data secara sirkulasi.

6.3.1. SHIFT REGISTER PARALEL INPUT SERIAL OUTPUT

Register jenis ini dapat meng-konversikan data paralel menjadi data serial. Langkah yang ditempuh seperti yang telah dijelaskan melalui gambar 6.1.

PROSEDUR PERCOBAAN 1 :

1. Dengan menggunakan 4 buah SR-Flip-flop, buat rangkaian seperti gambar 6.2.



Gambar 6.2. Rangkaian Shift Register 4-bit Paralel Input Serial Output

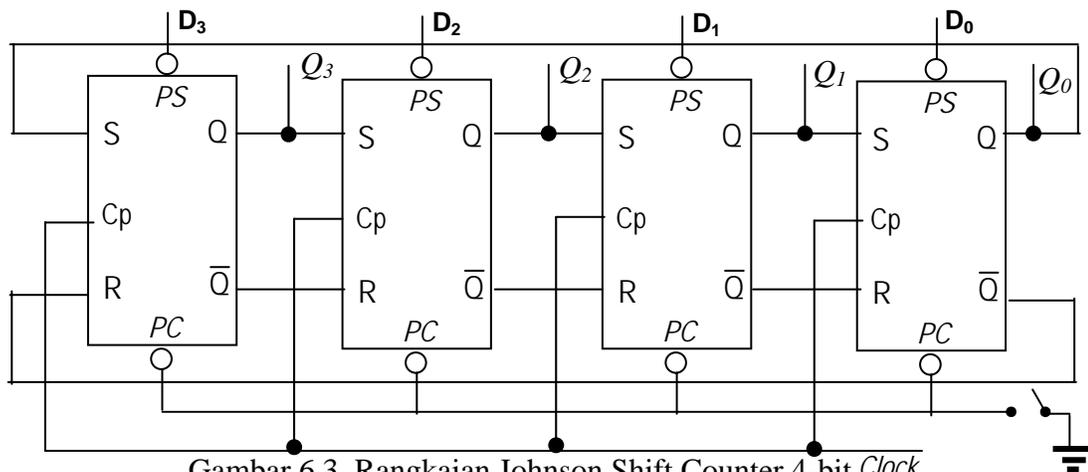
2. Hubungkan Cp pada masing-masing flip-flop dengan input Manual Clock. Hubungkan pula masing-masing PC pada flip-flop dengan input "0", bila kita ingin melakukan Reset setiap saat, jika tidak, berikan input "1".
3. Pada input-input PS-nya berikan beban data dengan nilai $D_3D_2D_1D_0 = 1010$.
4. Berikan nilai "0" pada input S dari flip-flop pertama.
5. Lakukan penekanan clock pertama dan amati perubahan yang terjadi pada output masing-masing flip-flop. Berikan penekanan berikutnya. Tulis hasilnya pada Tabel PS/NS.
6. Amati output yang dihasilkan oleh flip-flop terakhir, yaitu Q_0 , untuk setiap penekanan clock. Pada penekanan clock pertama sampai dengan ke-empat, bagaimana urutan data yang dihasilkan oleh Q_0 dibandingkan dengan data yang dibebankan ?
7. Ulangi langkah 3 s/d 6 untuk 3 set data input yang lain (masing-masing 4 bit).

6.3.2. RING SHIFT COUNTER

Recirculating data output flip-flop paling akhir ke input flip-flop paling awal dapat dilakukan dengan memberikan output Q_0' pada R_3 dan Q_0 pada S_3 . Dengan koneksi semacam Ring ini data-data yang telah dibebankan sebelumnya tidak pernah hilang. Sejumlah n bit data yang sama akan muncul kembali setelah pergeseran sebesar n kali.

PROSEDUR PERCOBAAN 2 :

1. Dengan menggunakan 4 buah SR-Flip-flop, buat rangkaian seperti gambar 6.3.



Gambar 6.3. Rangkaian Johnson Shift Counter 4-bit Clock

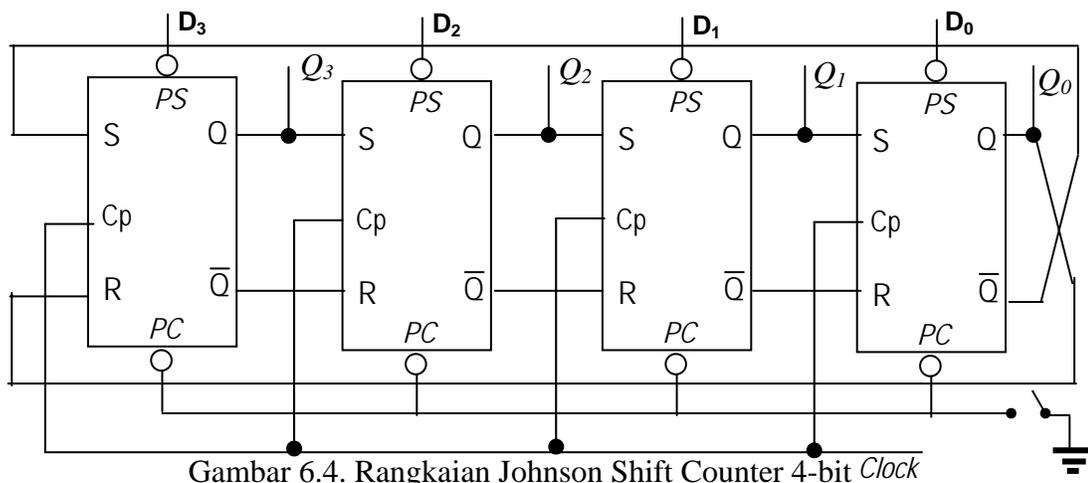
2. Hubungkan Cp pada masing-masing flip-flop dengan input Manual Clock.
3. Hubungkan pula masing-masing PC pada flip-flop dengan input "0" untuk me-reset rangkaian.,
4. Berikan urutan data sebanyak 4 bit pada $D_3D_2D_1D_0$ (misal : 1101) sebagai data awal..
5. Lakukan penekanan clock sebanyak 10 kali, dan amati output masing-masing flip-flop. Tuliskan hasilnya pada Tabel Kebenaran.
6. Ulangi langkah 4 s/d 5 untuk data awal 1110.

6.3.3. JOHNSON SHIFT COUNTER

Sama seperti Ring Shift Counter, Johnson Shift Counter juga merupakan Recirculating Shift Register. Bedanya adalah pada Johnson Shift Counter, output dari flip-flop paling akhir Q_0 diumpanbalikkan ke input flip-flop paling awal S_3 . Begitu pula output Q_0 diumpan balik ke input R_3 . Karena ada persilangan pada output flip-flop terakhir, maka nilai input-input flip-flop paling awal berkebalikan dengan nilai output flip-flop paling akhir.

PROSEDUR PERCOBAAN 3 :

1. Dengan menggunakan 4 buah SR-Flip-flop, buat rangkaian seperti gambar 6.4.



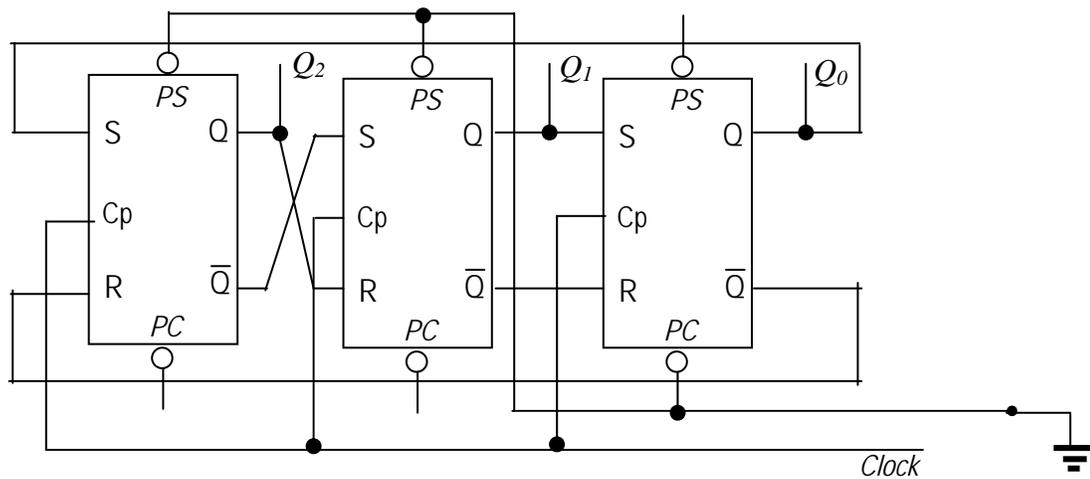
Gambar 6.4. Rangkaian Johnson Shift Counter 4-bit Clock

2. Hubungkan Cp pada masing-masing flip-flop dengan input Manual Clock.
3. Hubungkan pula masing-masing PC pada flip-flop dengan input "0" untuk me-reset rangkaian.,
4. Berikan urutan data sebanyak 4 bit pada $D_3D_2D_1D_0$ (misal : 1011) sebagai data awal..

5. Lakukan penekanan clock sebanyak 10 kali, dan amati output masing-masing flip-flop. Tuliskan hasilnya pada Tabel Kebenaran.
6. Ulangi langkah 4 s/d 5 untuk data awal 1110.

6.4. TUGAS :

1. Pada gambar 2, jika $D_3D_2D_1D_0 = 0100$ dan input $S_3 = 1$, berapa nilai $Q_3Q_2Q_1Q_0$ setelah clock ke-2 ? Setelah clock ke-4 ?
2. Jika Rangkaian pada gambar 6.3. ditambahkan 2 buah Flip-flop lagi, dan data awal dibuat 1100, berapa nilai $Q_3Q_2Q_1Q_0$ setelah clock ke-2 ? Setelah clock ke-4 ?
3. Sketsalah bentuk gelombang output dari Q_0 , Q_1 dan Q_2 pada tujuh pulsa clock pertama untuk rangkaian gambar 6.5.



Gambar 6.5. Rangkaian untuk tugas 3.